

Alles baut

ELEKTROMANN

was man mit Strom betreiben kann

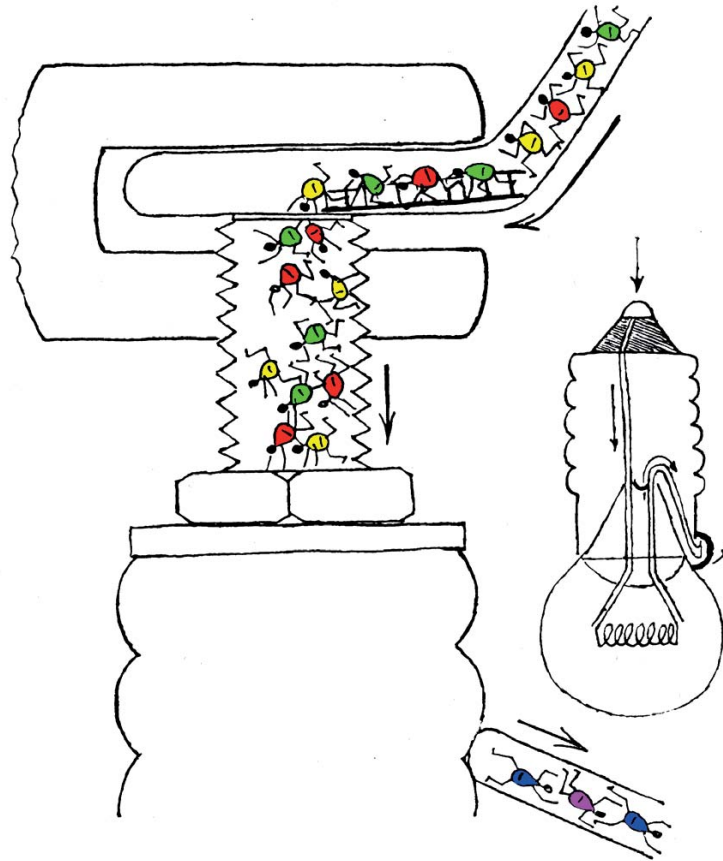
Über **130** elektrische Versuche
für Jungen und Mädchen
wie z. B. Verkehrsampel, Alarmanlage
für Einbruchsicherung, Mikrofon,
Telefon, Morsegerät, Klingel, Meßgeräte,
verschiedene Motoren und vieles andere.

Von Dr. WILHELM FRÖHLICH

24. Auflage

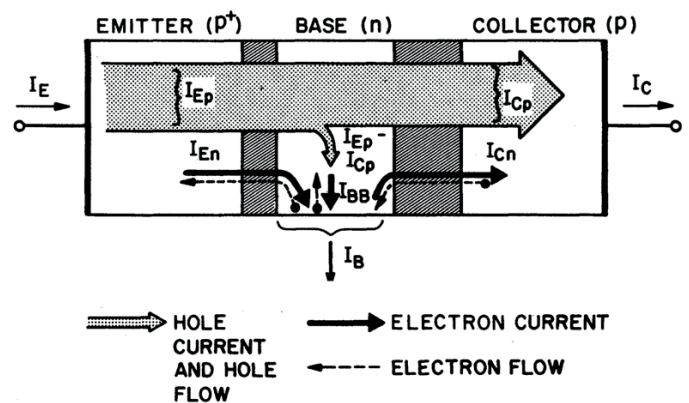


FRANCKH VERLAG STUTTGART



Feldeffekt-Transistoren (FET)

- Beim Bipolar-Transistor modulieren injizierte Minoritätsträger den Ladungstransport
- Durch den kleinen Basisstrom wird der 100-fache Kollektorstrom gesteuert.
- Es wird Leistung zur Ansteuerung benötigt.



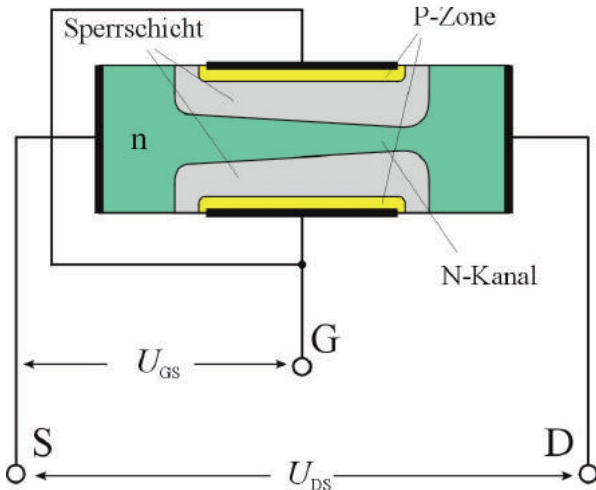
- Beim FET moduliert die Verarmungsschicht einer rückwärts gepolten Diode den Querschnitt eines **Stromkanals**.
- Der FET besteht aus Halbleitermaterial mit nur einer Dotierung, er ist also ein Unipolar-Transistor.
- Durch die **Spannung** am **Gate (Tor)** wird der Strom zwischen **Source (Quelle)** und **Drain (Senke)** gesteuert.



6.2 Unipolare Transistoren (Feldeffekt-Transistoren)

6.2.1 Selbstleitende Sperrschicht-FET

Aufbau eines N-Kanal Sperrschicht-Feldeffekt-Transistors



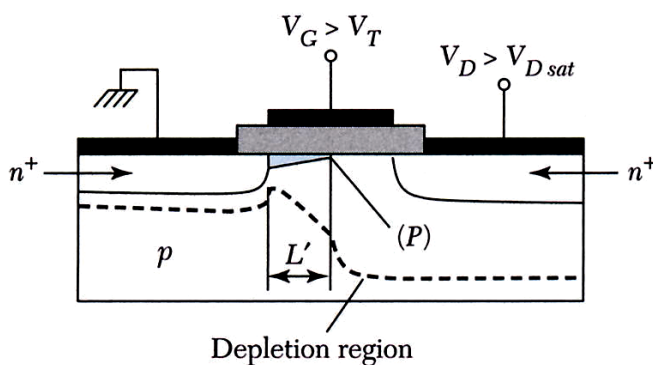
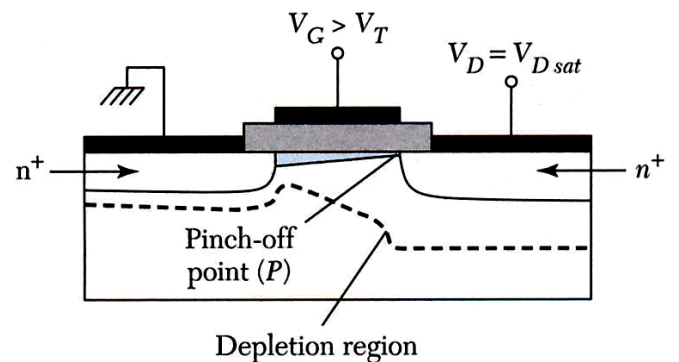
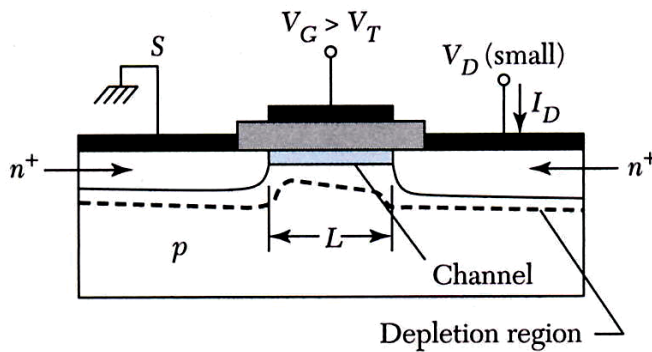
Da bei einer Spannung $U_{GS} = 0 \text{ V}$ bereits ein Drainstrom fließt, spricht man von *selbstleitenden* Sperrschicht-FETs

Oberhalb der Schwellenspannung U_p kann der Drainstrom durch die Relation

$$I_D = I_{DS} \left(1 - \frac{U_{GS}}{U_p} \right)^2 \quad (71)$$

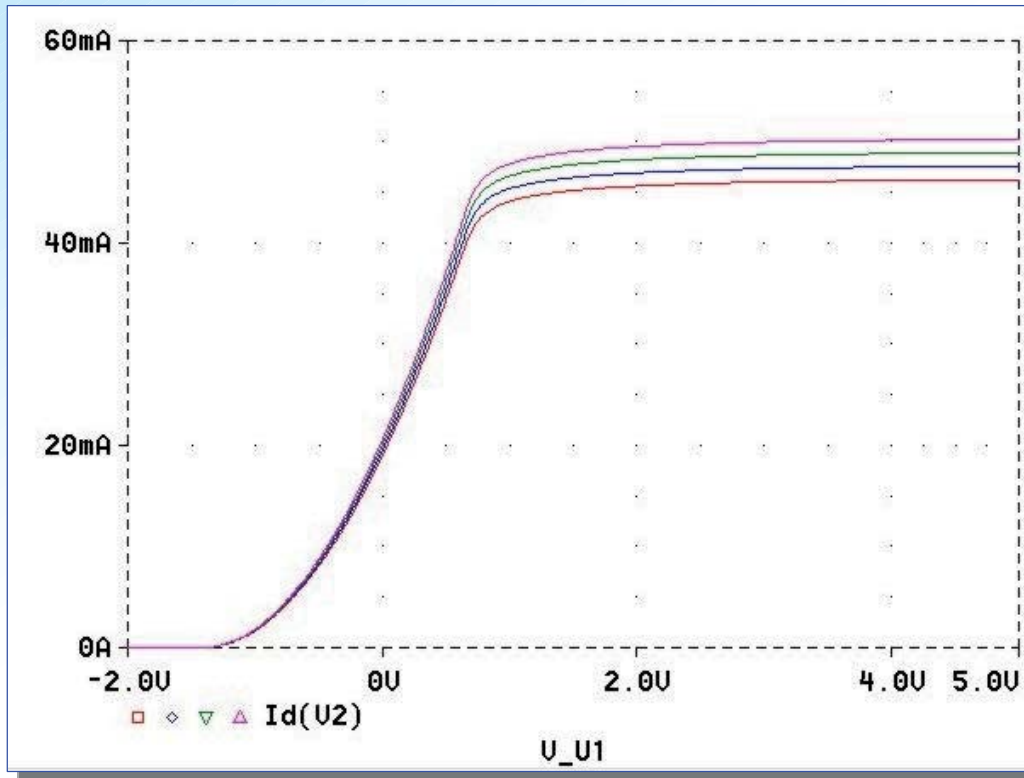
beschrieben werden. I_{DS} ist dabei der Drainstrom, der bei der Gate-Source-Spannung $U_{GS} = 0 \text{ V}$ entsteht. Es folgt durch Umformen

$$|U_p + U_{GS}| = + \sqrt{\frac{U_p^2 I_D}{I_{DS}}} \quad (72)$$





Drainstrom als Funktion der Gate-Source-Spannung



Die **Steilheit** eines FETs definiert man als

$$S = \left. \frac{\partial I_D}{\partial U_{GS}} \right|_{U_{DS}=\text{const}} \quad (73)$$

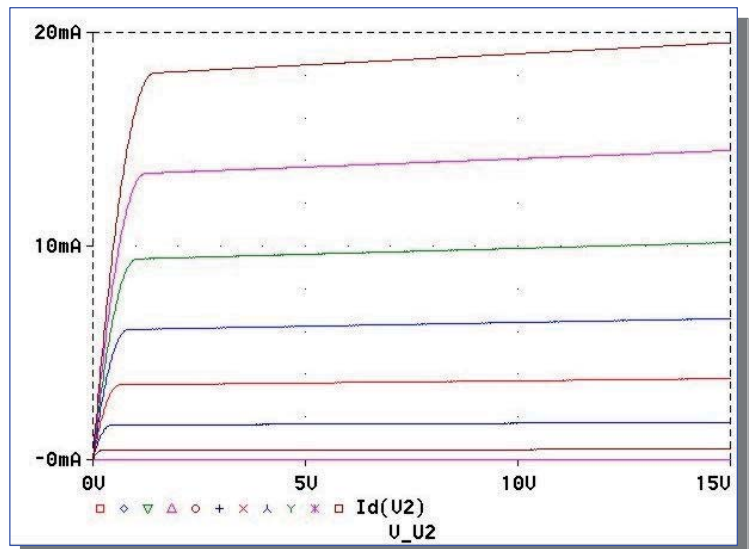
Durch Differentiation von (71) folgt mit (72)

$$S = \frac{2I_{DS}}{U_p^2} \left| U_{GS} - U_p \right| \quad (74)$$

$$= \frac{2}{|U_p|} \sqrt{I_D I_{DS}}$$

Die Gateströme eines FET liegen zwischen 1 pA und 1 nA. Man kann mit FETs daher Ströme praktisch ohne Leistung steuern.

Drainstrom als Funktion der Drain-Source-Spannung:

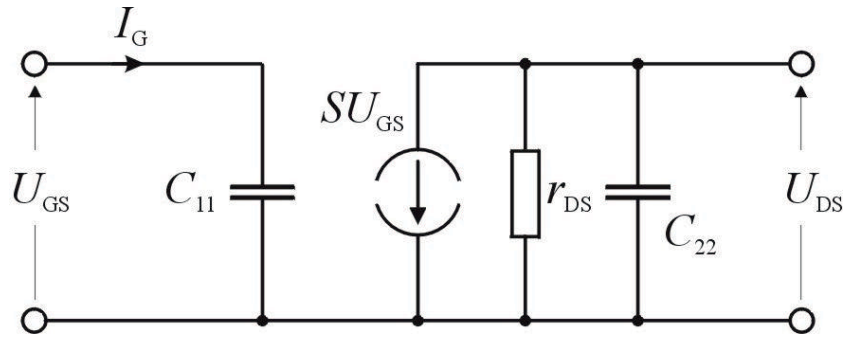


Der Ausgangswiderstand ist in guter Näherung

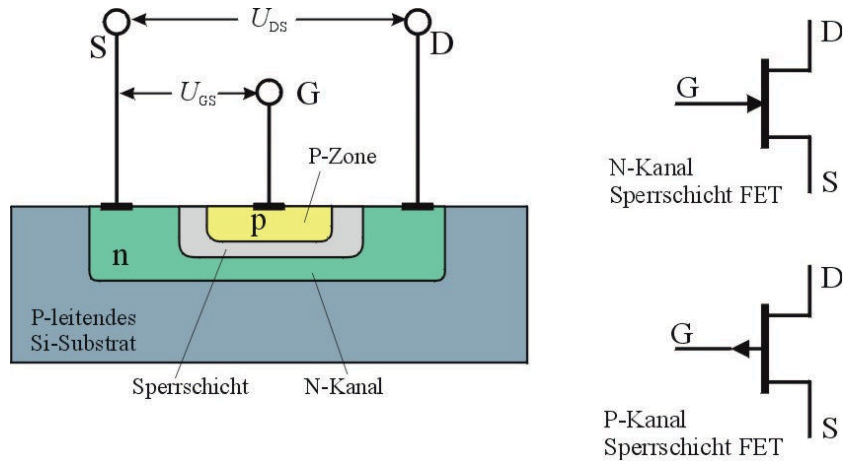
$$r_{DS} = \left. \frac{\partial U_{DS}}{\partial I_D} \right|_{U_{SG}=\text{const}} \propto \sqrt{I_D} \quad (75)$$



Das Vierpol-Ersatzschaltbild eines FETs



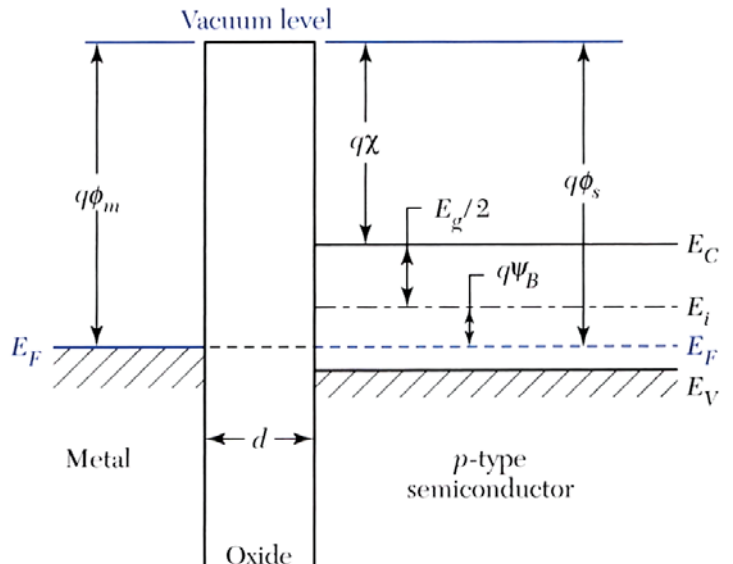
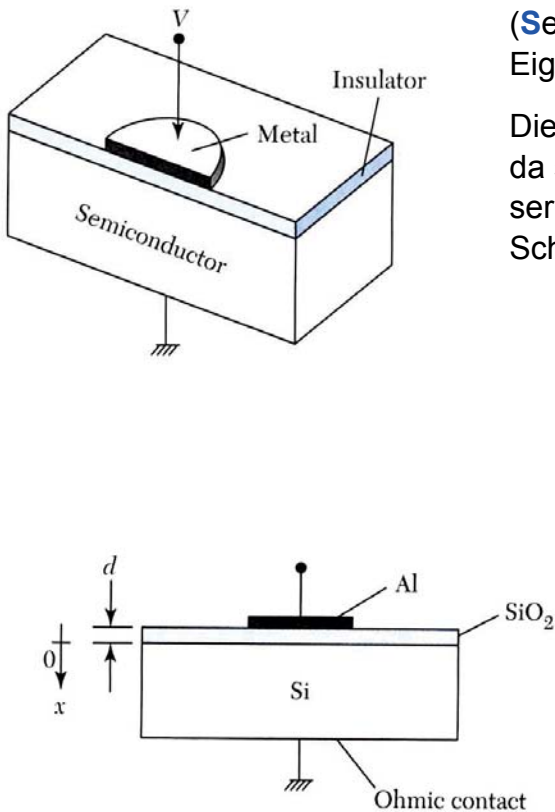
Aufbau eines Sperrschicht-FET auf einem Halbleiter-Substrat durch Diffusionsverfahren

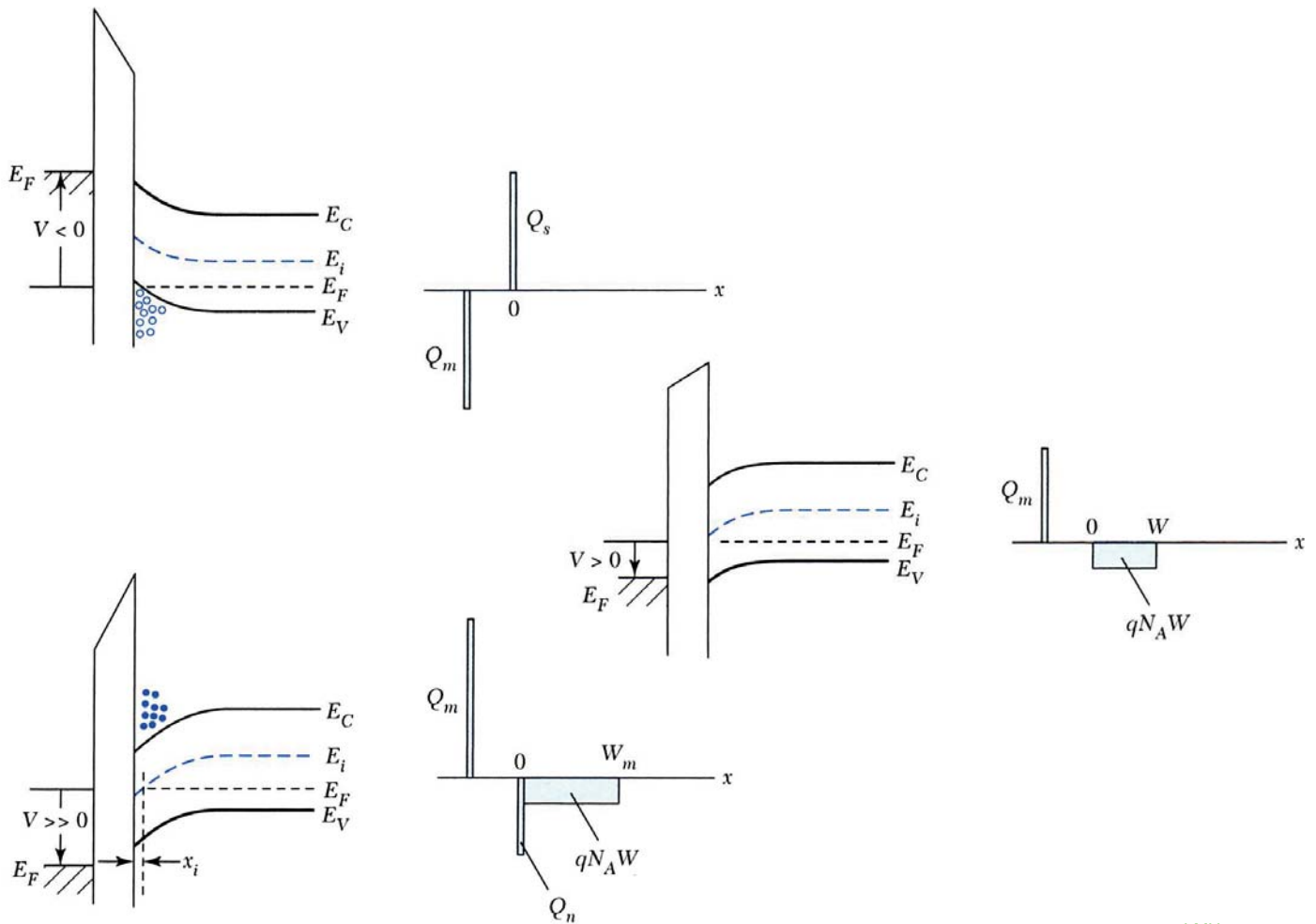


MOS-Diode

Durch die Anordnung **M**etall - **I**solator (**O**xid) - **H**albleiter (**S**emiconductor) ergibt sich eine Struktur mit Dioden-Eigenschaft.

Diese Diode ist für den Aufbau von FETs von Vorteil, da sie einen extrem geringen Gate-Strom erlaubt. Dieser beruht auf der nahezu perfekten Isolation der Oxid-Schicht.





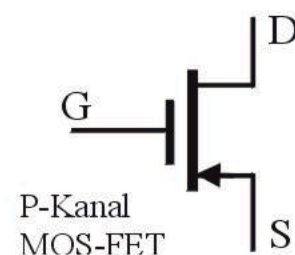
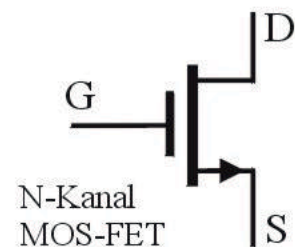
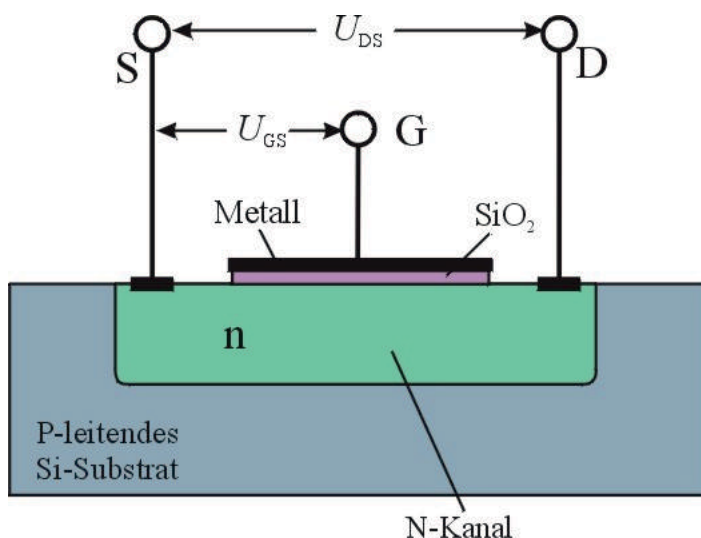
E. Riedle

Physik ^{LMU}



6.2.2 Selbstleitende MOS-FET

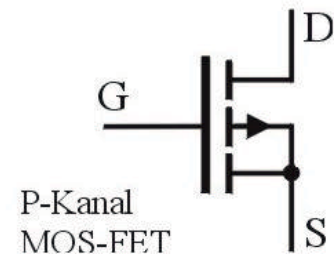
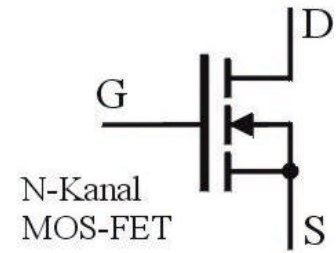
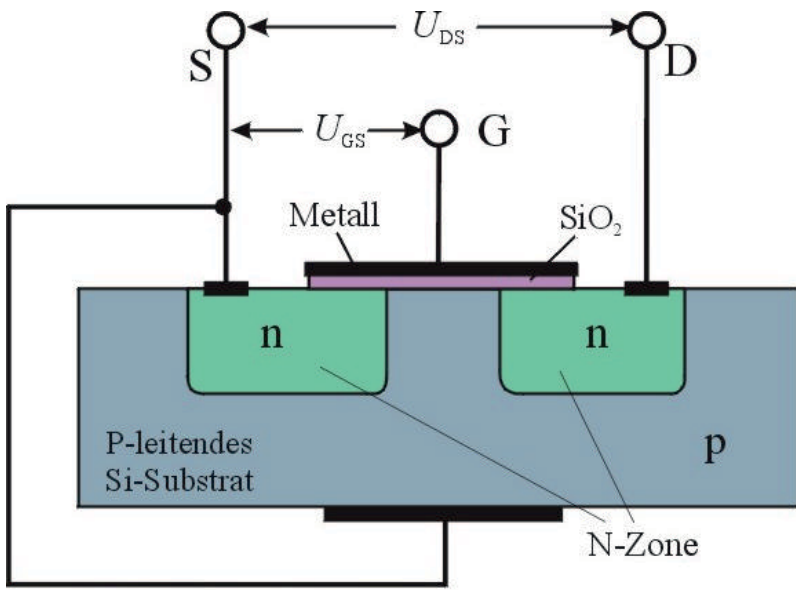
Der Eingangswiderstand eines FETs wird deutlich vergrößert, wenn man zwischen N-Kanal und metallischem Gatekontakt eine dünne Quarzschicht (SiO_2) aufträgt.
 ⇒ MOS-FETs (**M**etall **O**xid **S**emiconductor)



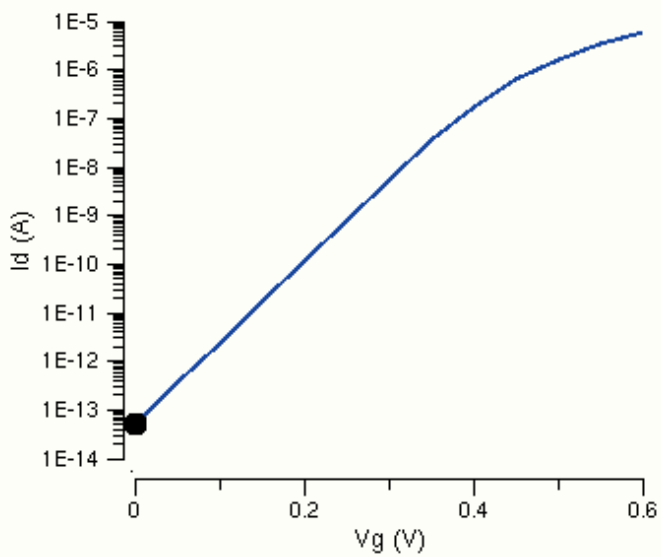
Eingangswiderstände von 10^{10} bis $10^{13} \Omega$



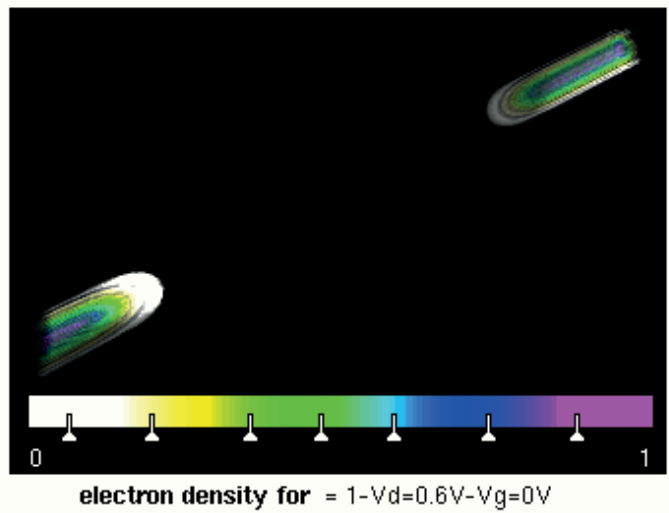
6.2.3 Selbstsperrrende MOS-FET



Id-Vg Characteristics

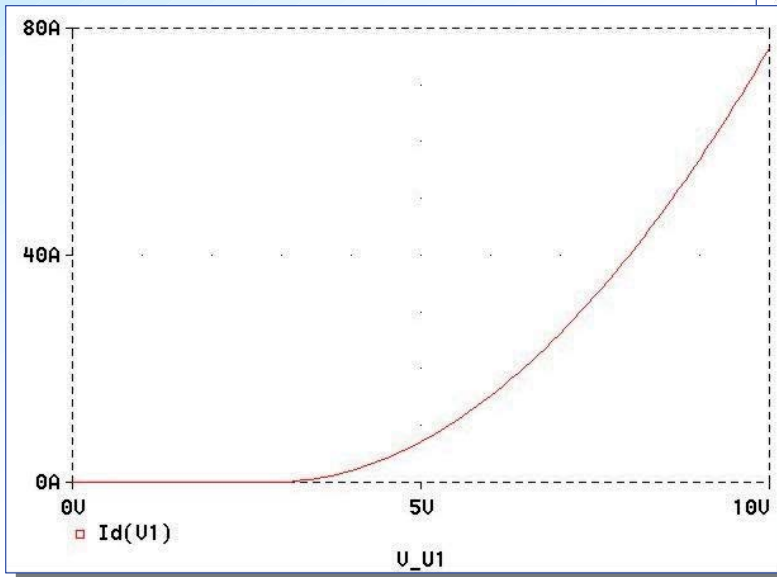
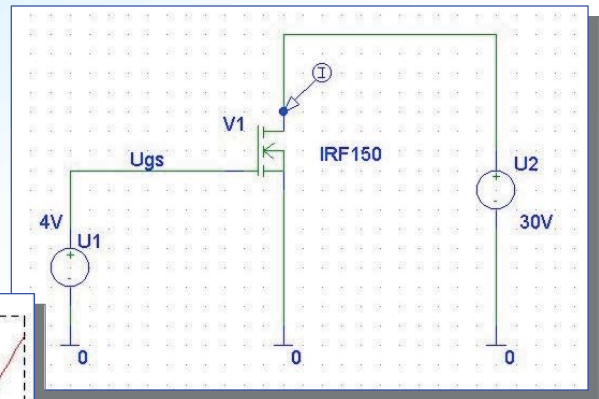


3D electron density for Vd=0.6





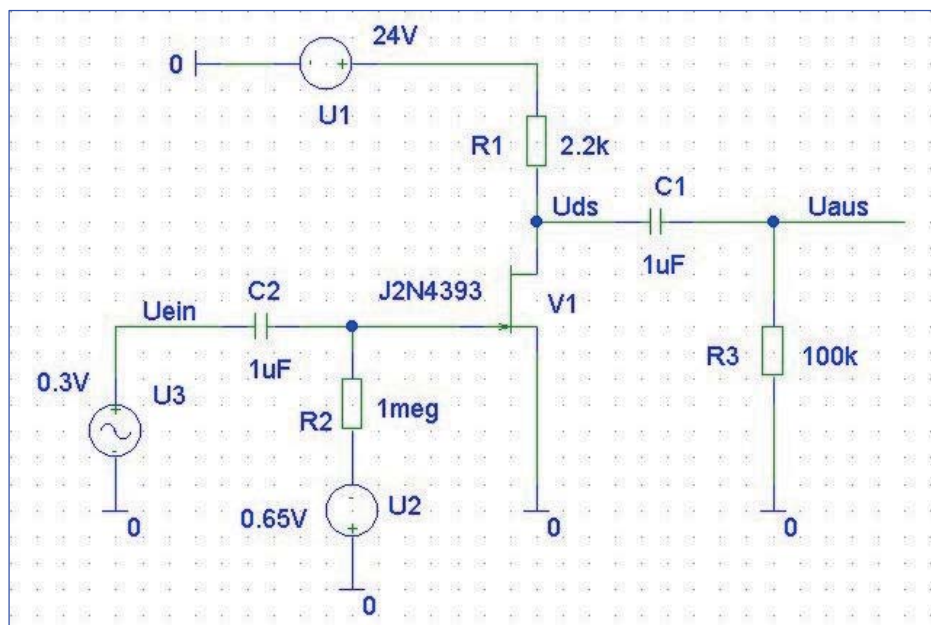
Drainstrom als Funktion der Gate-Source-Spannung eines selbstsperrenden Leistungs-MOS-FET (Typ IRF 150)



6.2.4 Einstellung des Arbeitspunktes bei FET-Verstärkern

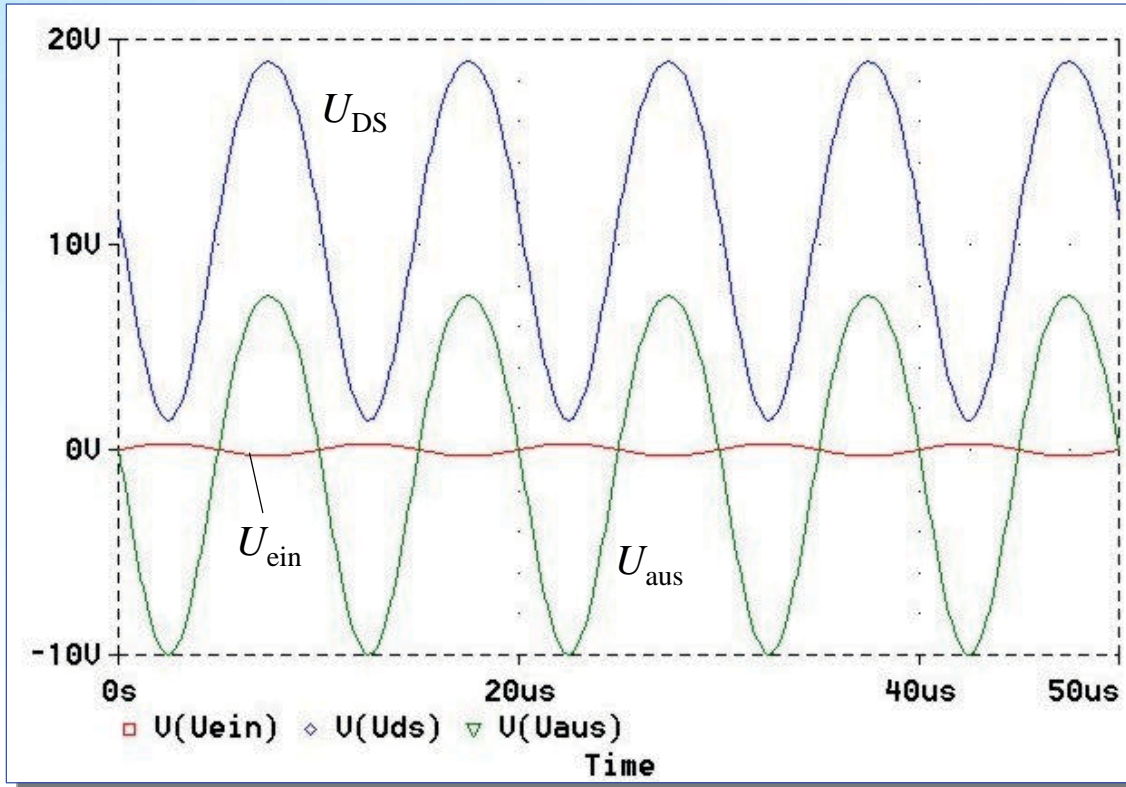
Auch hier gilt wieder die Faustregel, daß die Drain-Source-Spannung etwa die Hälfte der Versorgungsspannung betragen sollte.

Kleinleistungsverstärker mit einem selbstleitenden Sperrschicht-FET





Eingangs- Ausgangs- und Drain-Source-Spannung



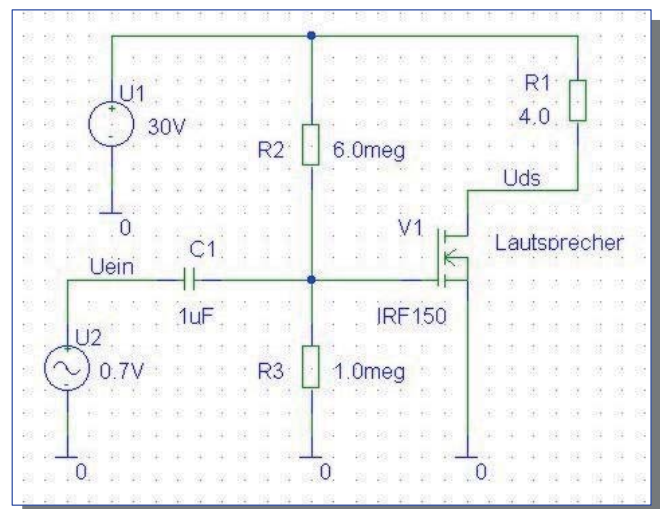
Leistungsverstärker für den NF-Bereich mit einem selbstsperrenden MOS-FET

Der 4 Ω-Widerstand simuliert den Lautsprecher. Die positive Gate-Source-Spannung wird einfach durch einen Spannungsteiler aus R_2 und R_3 realisiert

$$U_{GS} = U_0 \frac{R_3}{R_2 + R_3}$$

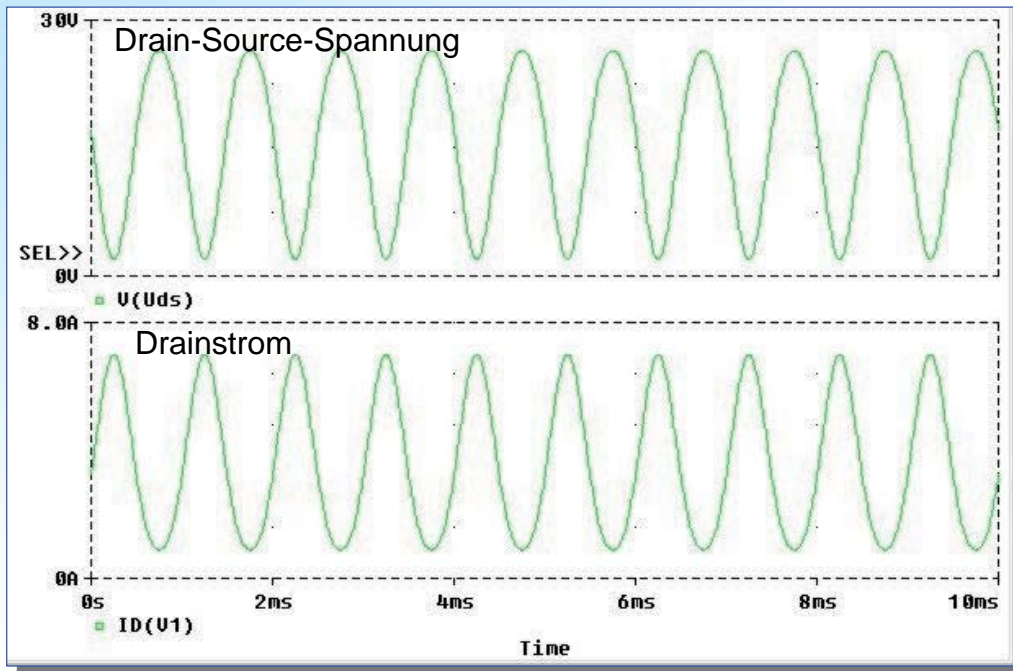
$U_0 = 30 \text{ V}$ ist die Versorgungsspannung

Schaltung des einfachen MOS-FET-Verstärkers





Drain-Source-Spannung und Drainstrom des einfachen Verstärkers



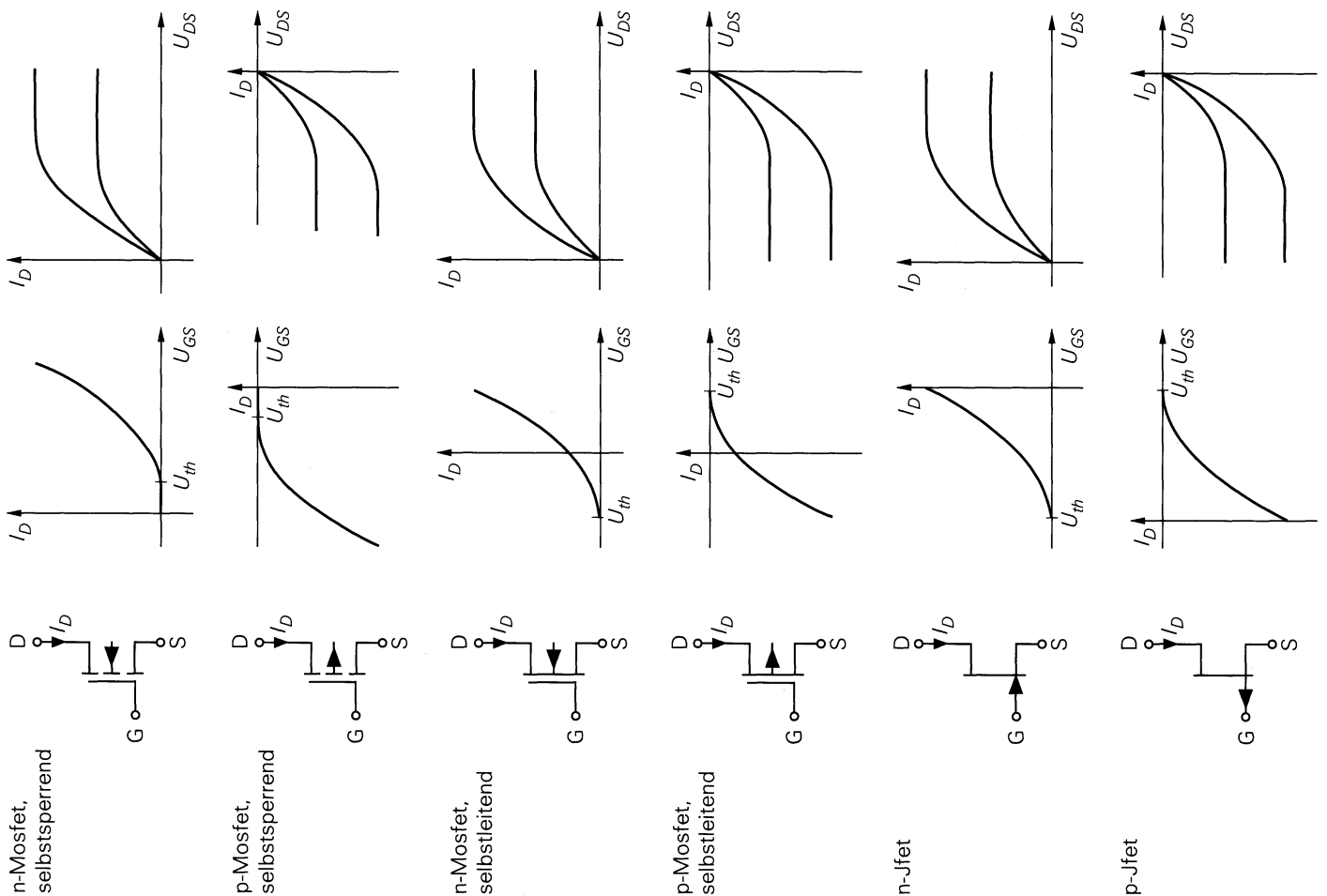
Das Wechselspannungssignal hat die Frequenz $f = 1 \text{ kHz}$

Der Drainstrom hat eine Amplitude von $I = 3 \text{ A}$, die mittlere Leistung am Lautsprecher hat den Wert

$$\langle P \rangle = \frac{R_1 I^2}{2} = 18 \text{ W}$$

Type	Cross section	Output characteristics	Transfer characteristics
n-channel enhancement (normally off)			
n-channel depletion (normally on)			
p-channel enhancement (normally off)			
p-channel depletion (normally on)			

Typ	Bipolare Transistoren		Unipolare Transistoren = Feldeffekttransistoren					
	npn-Transistor	pnp-Transistor	Sperrschicht-FET (Junction FET)		Insulated Gate FET (MOSFET)			
			n-Kanal-FET	p-Kanal-FET	Verarmungstyp (Depletion)		Anreicherungstyp (Enhancement)	
	n-Kanal-MOSFET	p-Kanal-MOSFET	n-Kanal-MOSFET	p-Kanal-MOSFET	n-Kanal-MOSFET	p-Kanal-MOSFET		
prinzipieller Aufbau								
Schaltzeichen								
Kennlinie								
Eigenschaften Bemerkungen	U_{CE} positiv U_{CE} negativ stromgesteuert lange genutzte Technologie für fast alle Anwendungsgebiete	U_{CE} positiv U_{CE} negativ stromgesteuert lange genutzte Technologie für fast alle Anwendungsgebiete	U_{DS} positiv U_{DS} negativ spannungsgesteuert leitet bei $U_{GS} = 0$, selbstleitend lange genutzte Technologie für Kleinsignaltransistoren	U_{DS} positiv U_{DS} negativ spannungsgesteuert leitet bei $U_{GS} = 0$, selbstleitend	U_{DS} positiv U_{DS} negativ spannungsgesteuert leitet bei $U_{GS} = 0$, selbstleitend	U_{DS} positiv U_{DS} negativ spannungsgesteuert leitet bei $U_{GS} = 0$, selbstleitend	U_{DS} positiv U_{DS} negativ spannungsgesteuert sperrt bei $U_{GS} = 0$, selbstsperrend jüngere und sehr vielseitig anwendbare Technologie	U_{DS} positiv U_{DS} negativ spannungsgesteuert sperrt bei $U_{GS} = 0$, selbstsperrend jüngere und sehr vielseitig anwendbare Technologie



10A, 500V, 0.500 Ohm, N-Channel Power MOSFET

This is an N-Channel enhancement mode silicon gate power field effect transistor designed for applications such as switching regulators, switching converters, motor drivers, relay drivers, and drivers for high power bipolar switching transistors requiring high speed and low gate drive power. This type can be operated directly from integrated circuits.

Formerly developmental type TA17435.

Ordering Information

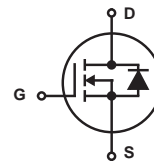
PART NUMBER	PACKAGE	BRAND
BUZ45B	TO-204AA	BUZ45B

NOTE: When ordering, use the entire part number.

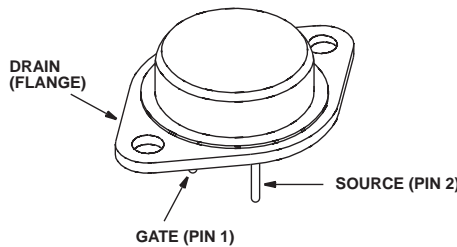
Features

- 10A, 500V
- $r_{DS(ON)} = 0.500\Omega$
- SOA is Power Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance
- Majority Carrier Device

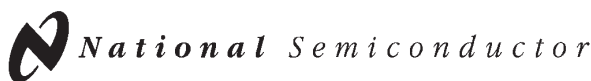
Symbol



Packaging



JEDEC TO-204AA



January 1995

Quad SPST JFET Analog Switches

- LF11331, LF13331 4 Normally Open Switches with Disable
- LF11332, LF13332 4 Normally Closed Switches with Disable
- LF11333, LF13333 2 Normally Closed Switches and 2 Normally Open Switches with Disable
- LF11201, LF13201 4 Normally Closed Switches
- LF11202, LF13202 4 Normally Open Switches

General Description

These devices are a monolithic combination of bipolar and JFET technology producing the industry's first one chip quad JFET switch. A unique circuit technique is employed to maintain a constant resistance over the analog voltage range of $\pm 10V$. The input is designed to operate from minimum TTL levels, and switch operation also ensures a break-before-make action.

These devices operate from $\pm 15V$ supplies and swing a $\pm 10V$ analog signal. The JFET switches are designed for applications where a dc to medium frequency analog signal needs to be controlled.

Features

- Analog signals are not loaded
- Constant "ON" resistance for signals up to $\pm 10V$ and 100 kHz
- Pin compatible with CMOS switches with the advantage of blow out free handling
- Small signal analog signals to 50 MHz
- Break-before-make action
- High open switch isolation at 1.0 MHz $t_{OFF} < t_{ON}$ -50 dB
- Low leakage in "OFF" state < 1.0 nA
- TTL, DTL, RTL compatibility
- Single disable pin opens all switches in package on LF11331, LF11332, LF11333
- LF11201 is pin compatible with DG201

LF11331/LF13331/LF11332/LF13332/LF11333/LF13333
LF11201/LF13201/LF11202/LF13202 Quad SPST JFET

Test Circuit and Schematic Diagram

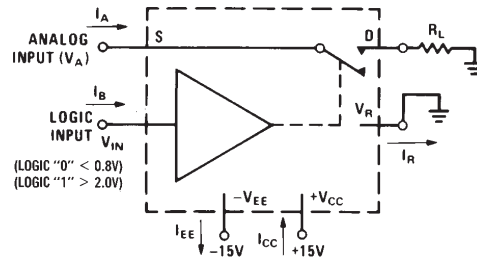


FIGURE 1. Typical Circuit for One Switch

TL/H/5667-2

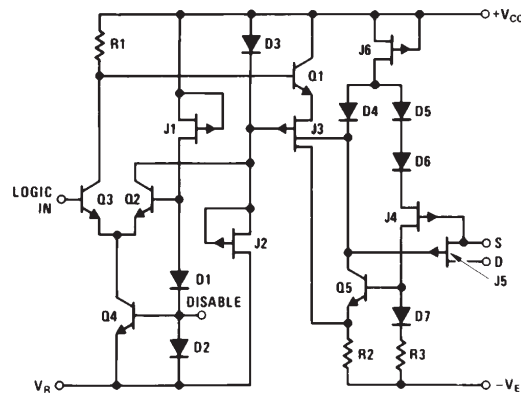


FIGURE 2. Schematic Diagram (Normally Open)

TL/H/5667-12

Other transistor types (<http://en.wikipedia.org/wiki/Transistor>)

- * Heterojunction Bipolar Transistor
- * Alloy junction transistor
- * Tetrode transistor
- * Pentode transistor
- * Spacistor
- * Surface barrier transistor
- * Micro alloy transistor
- * Micro alloy diffused transistor
- * Drift-field transistor
- * **Unijunction transistors** can be used as simple pulse generators. They comprise a main body of either P-type or N-type semiconductor with ohmic contacts at each end (terminals Base1 and Base2). A junction with the opposite semiconductor type is formed at a point along the length of the body for the third terminal (Emitter).

- * **Dual gate FETs** have a single channel with two gates in cascode; a configuration that is optimized for high frequency amplifiers, mixers, and oscillators.
 - * **Insulated gate bipolar transistors (IGBTs)** use a medium power IGFET, similarly connected to a power BJT, to give a high input impedance. Power diodes are often connected between certain terminals depending on specific use. IGBTs are particularly suitable for heavy-duty industrial applications. The Asea Brown Boveri (ABB) 5SNA2400E170100 illustrates just how far power semiconductor technology has advanced. Intended for three-phase power supplies, this device houses three NPN IGBTs in a case measuring 38 by 140 by 190 mm and weighing 1.5 kg. Each IGBT is rated at 1,700 volts and can handle 2,400 amperes.
 - * **Single-electron transistors (SET)** consist of a gate island between two tunnelling junctions. The tunnelling current is controlled by a voltage applied to the gate through a capacitor. [4][5]
 - * **Nanofluidic transistor** Control the movement of ions through sub-microscopic, water-filled channels. Nanofluidic transistor, the basis of future chemical processors
 - * **Trigate transistors** (Prototype by Intel)
 - * **Avalanche transistor**
 - * **Ballistic transistor**
-
- * **Spin transistor** Magnetically-sensitive
 - * **Thin film transistor** Used in LCD display.
 - * **Floating-gate transistor** Used for non-volatile storage.
 - * **Photo transistor** React to light
 - * **Inverted-T field effect transistor**
 - * **Ion sensitive field effect transistor** To measure ion concentrations in solution.
 - * **FinFET** The source/drain region forms fins on the silicon surface.
 - * **FREDFET** Fast-Reverse Epitaxial Diode Field-Effect Transistor
 - * **EOSFET** Electrolyte-Oxide-Semiconductor Field Effect Transistor (Neurochip)
 - * **OFET** [Organic Field-Effect Transistor, in which the semiconductor is an organic compound](#)
 - * **DNAFET** [Deoxyribonucleic acid field-effect transistor](#)